

10/500276

10 Rec'd PCT/PTC

29 JUN 2004

PCT/JP03/09504

日本国特許庁
JAPAN PATENT OFFICE

10 Rec'd PCT/PTO

25.07.03

29 JUN 2004

REC'D 15 AUG 2003

WIPO

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2002年 7月29日

出願番号
Application Number: 特願2002-220208
[ST. 10/C]: [JP2002-220208]

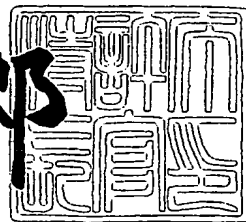
出願人
Applicant(s): シャープ株式会社

PRIORITY
DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2003年 7月 8日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



BEST AVAILABLE COPY

出証番号 出証特2003-3054180

【書類名】 特許願

【整理番号】 02J02371

【提出日】 平成14年 7月29日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 H03F 3/217
H03F 3/26

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 石崎 宏幸

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100080034

【弁理士】

【氏名又は名称】 原 謙三

【電話番号】 06-6351-4384

【選任した代理人】

【識別番号】 100113701

【弁理士】

【氏名又は名称】 木島 隆一

【選任した代理人】

【識別番号】 100115026

【弁理士】

【氏名又は名称】 圓谷 徹

【選任した代理人】

【識別番号】 100116241

【弁理士】

【氏名又は名称】 金子 一郎

【手数料の表示】

【予納台帳番号】 003229

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0208489

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 デジタルアンプ

【特許請求の範囲】

【請求項 1】

入力デジタル信号に応答して、駆動回路がスイッチング素子を駆動し、直流電源からの電源電圧をスイッチングさせることで振幅増幅を行うようにしたデジタルアンプにおいて、

前記直流電源は、その出力電源電圧が変化可能に構成され、

前記直流電源の電源電圧変化に連動して、前記駆動回路によるスイッチング素子の駆動電圧を変化させる駆動電圧変化手段を含むことを特徴とするデジタルアンプ。

【請求項 2】

前記直流電源は、予め定める直流電圧をデューティ可変でスイッチングし、その出力をローパスフィルタで平滑化することによって前記スイッチング素子への可変電源電圧を作成し、

前記駆動電圧変化手段は、

前記直流電源によってスイッチングされた電圧が一方の端子に入力されるコンデンサと、

前記コンデンサの他方の端子に予め定める定電圧を入力するダイオードと、

前記コンデンサの他方の端子からの出力を平滑化するローパスフィルタとを備え、前記スイッチング素子への電源電圧に、前記定電圧を加算した電圧を作成し、前記駆動回路に前記駆動電圧として供給することを特徴とする請求項 1 記載のデジタルアンプ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、音響信号に対して好適に実施され、PDM（パルス密度変調）信号やPWM（パルス幅変調）信号などのデジタル信号でスイッチング素子を駆動し、該スイッチング素子を飽和域で使用することで、高効率電力増幅を行うデジタ

ルアンプに関し、特にその低消費電力化に関するものである。

【0002】

【従来の技術】

図3は、典型的な従来技術のデジタルアンプ1の電氣的構成を示すブロック図である。このデジタルアンプ1は、アナログ音響信号を、 $\Delta\Sigma$ ブロック2において1ビットデジタル信号に変換した後、電力増幅（振幅変換）し、ローパスフィルタ3, 4によって再びアナログ信号に変換することで、前記のように高効率に電力増幅を行うものである。電力増幅は、出力ドライブ回路5において、ハイレベルの電源ライン6とローレベルの電源ライン7との間に介在されたNMOSFET q1, q2の直列回路と、NMOSFET q3, q4の直列回路とによるプッシュプル動作で行われ、これらのNMOSFET q1～q4が飽和域で動作することで、前記のように高効率な電力増幅が可能になる。

【0003】

このため、前記 $\Delta\Sigma$ ブロック2からの1ビット信号は上側ゲートドライブ回路8に入力され、ここで生成される正相成分および逆相成分によって前記NMOSFET q1, q3が駆動され、もう一方の1ビット信号は下側ゲートドライブ回路9に入力され、ここで生成される正相成分および逆相成分によって前記NMOSFET q2, q4が駆動される。これらのゲートドライブ回路8, 9によって、対角線同士のNMOSFET q1, q4の組が同相で駆動され、NMOSFET q2, q3の組が同相で駆動され、かつNMOSFET q1, q4の組とNMOSFET q2, q3の組とは、相互に逆相で駆動されて、前記プッシュプル動作が実現される。

【0004】

そして、前記NMOSFET q1, q3のドレインには、前記電源ライン6を介して可変電圧電源10からの可変の直流電源電圧 v_0 が入力され、前記NMOSFET q2, q4のソースは、前記電源ライン7を介してGNDレベルとされる。また、NMOSFET q1のソースとNMOSFET q2のドレインとの接続点およびNMOSFET q3のソースとNMOSFET q4のドレインとの接続点は出力端となり、前記ローパスフィルタ3, 4を介して、それぞれ正相の出

力端 p 1 および逆相の出力端 p 2 に接続される。前記出力端 p 1, p 2 間には、負荷抵抗 r が挿入されている。前記ローパスフィルタ 3, 4 は、コイル l 1, l 2 およびコンデンサ c 1, c 2 から構成されている。

【0005】

一方、前記可変電圧電源 10 には、電源入力端 t 0 から、VCC レベルと GND レベルとで切換わる PWM 信号が入力されており、これらの電位 VCC/GND が該可変電圧電源 10 を構成するローパスフィルタ 11 で平滑化されると、前記 PWM 信号のデューティに応じた電圧が出力され、前記電源ライン 6 を介して前記 NMOSFET q 1, q 3 のドレインに、前記電源電圧 v 0 として入力される。前記電源電圧 v 0 を変化することで、出力されるデジタル信号の振幅レベルが変化し、ローパスフィルタ 3, 4 で平滑化されると、再生されるアナログ音響信号のレベルを変化、すなわちボリューム調整を行うことができる。前記ローパスフィルタ 11 は、コイル l 3 およびコンデンサ c 3 から構成されている。

【0006】

また、上側ゲートドライブ回路 8 には、電源入力端 t 1 に与えられる図示しない固定電圧電源からの直流電源電圧 v 1 が入力され、同様に、下側ゲートドライブ回路 9 には、電源入力端 t 2 に与えられる図示しない固定電圧電源からの直流電源電圧 v 2 が入力される。

【0007】

【発明が解決しようとする課題】

上述のように構成される高効率なデジタルアンプ 1 において、近年では、さらなる省電力化が強く要望されるようになってきている。一方、小音量時には、上述のように電源入力端 t 0 への PWM 信号のデューティを小さくすることで、実際にスピーカに与えられる電力レベル、すなわち出力ドライブ回路 5 において消費される電力レベルは小さくなるものの、残余の回路での消費電力は、大音量時と同じである。

【0008】

本発明の目的は、小出力振幅時における消費電力を削減することができるデジタルアンプを提供することである。

【0009】

【課題を解決するための手段】

本発明のデジタルアンプは、入力デジタル信号に応答して、駆動回路がスイッチング素子を駆動し、直流電源からの電源電圧をスイッチングさせることで振幅増幅を行うようにしたデジタルアンプにおいて、前記直流電源は、その出力電源電圧が変化可能に構成され、前記直流電源の電源電圧変化に連動して、前記駆動回路によるスイッチング素子の駆動電圧を変化させる駆動電圧変化手段を含むことを特徴とする。

【0010】

上記の構成によれば、出力振幅の変化のためにデジタルアンプの電源電圧を変化可能とし、これに合わせて、駆動電圧変化手段は、MOSFETのゲート電圧などのスイッチング素子の駆動電圧も合わせて変化させる。すなわち、たとえば電源電圧が高いときには前記駆動電圧も高くし、電源電圧が低くなると前記駆動電圧も低くする。こうして、たとえばNMOSFETの場合には、オン時のゲート電圧を常にソース電圧よりも予め定める電圧だけ高く保持する。

【0011】

したがって、スイッチング素子のスイッチング動作に影響を与えることなく、前記駆動電圧を必要最小限の電圧とすることができ、小出力振幅時における駆動回路の消費電力を削減することができる。

【0012】

また、本発明のデジタルアンプでは、前記直流電源は、予め定める直流電圧をデューティ可変でスイッチングし、その出力をローパスフィルタで平滑化することによって前記スイッチング素子への可変電源電圧を作成し、前記駆動電圧変化手段は、前記直流電源によってスイッチングされた電圧が一方の端子に入力されるコンデンサと、前記コンデンサの他方の端子に予め定める定電圧を入力するダイオードと、前記コンデンサの他方の端子からの出力を平滑化するローパスフィルタとを備え、前記スイッチング素子への電源電圧に、前記定電圧を加算した電圧を作成し、前記駆動回路に前記駆動電圧として供給することを特徴とする。

【0013】

上記の構成によれば、直流電源のスイッチング出力がローレベル、たとえば GND レベルであるときには、コンデンサの一方の端子の電位も該 GND レベルとなり、コンデンサの他方の端子の電位は前記ダイオードを介する定電圧 V_1 となって該コンデンサは充電される。これに対して、直流電源のスイッチング出力がハイレベル、たとえば V_{CC} レベルとなると、コンデンサの一方の端子の電位も該 V_{CC} レベルとなり、コンデンサの他方の端子の電位は $V_{CC} + V_1$ となって放電を開始する。そして、これらの電位 $V_1 / V_{CC} + V_1$ をローパスフィルタで平滑化すると、直流電源からの変化された電源電圧を V_0 とすると、 $V_0 + V_1$ となる。すなわち、電源電圧 V_0 は、2つの電位 V_{CC} / GND をローパスフィルタで平滑化した電位であり、デューティに応じて変化する。

【0014】

したがって、前記電源電圧 V_0 の変化に連動して、常に定電圧 V_1 を加算した駆動電圧を容易に作成することができる。

【0015】

【発明の実施の形態】

本発明の実施の一形態について、図1および図2に基づいて説明すれば、以下のとおりである。

【0016】

図1は、本発明の実施の一形態のデジタルアンプ21の電氣的構成を示すブロック図である。このデジタルアンプ21は、アナログ音響信号を、 $\Delta\Sigma$ ブロック22において、PDMやPWMの1ビットデジタル信号に変換した後、電力増幅（振幅変換）し、ローパスフィルタ23、24によって再びアナログ信号に変換することで、高効率に電力増幅を行う。また、前記電力増幅は、出力ドライブ回路25において、ハイレベルの電源ライン26とローレベルの電源ライン27との間に介在されたNMOSFETQ1、Q2の直列回路と、NMOSFETQ3、Q4の直列回路とによるプッシュプル動作で行われる。

【0017】

前記 $\Delta\Sigma$ ブロック22からの1ビット信号は上側ゲートドライブ回路28に入力され、ここで生成される正相成分および逆相成分によって前記NMOSFET

Q1, Q3が駆動され、もう一方の1ビット信号は下側ゲートドライブ回路29に入力され、ここで生成される正相成分および逆相成分によって前記NMOSFETQ2, Q4が駆動される。これらのゲートドライブ回路28, 29によって、対角線同士のNMOSFETQ1, Q4の組が同相で駆動され、NMOSFETQ2, Q3の組が同相で駆動され、かつNMOSFETQ1, Q4の組とNMOSFETQ2, Q3の組とは、相互に逆相で駆動されて、前記プッシュプル動作が実現される。

【0018】

そして、前記NMOSFETQ1, Q3のドレインには、前記電源ライン26を介して可変電圧電源30からの可変の直流電源電圧V0が入力され、前記NMOSFETQ2, Q4のソースは、前記電源ライン27を介してGNDレベルとされる。また、NMOSFETQ1のソースとNMOSFETQ2のドレインとの接続点およびNMOSFETQ3のソースとNMOSFETQ4のドレインとの接続点は出力端となり、前記ローパスフィルタ23, 24を介して、それぞれ正相の出力端P1および逆相の出力端P2に接続される。前記出力端P1, P2間には、負荷抵抗Rが挿入されている。前記ローパスフィルタ23, 24は、コイルL1, L2およびコンデンサC1, C2から構成されている。

【0019】

一方、前記可変電圧電源30には、電源入力端T0から、VCCレベルとGNDレベルとで切換わるPWM信号が入力されており、これらの電位VCC/GNDが該可変電圧電源30を構成するローパスフィルタ31で平滑化されると、前記PWM信号のデューティに応じた電圧が出力され、前記電源ライン26を介して前記NMOSFETQ1, Q3のドレインに、前記電源電圧V0として入力される。前記電源電圧V0を変化することで、出力されるデジタル信号の振幅レベルが変化し、ローパスフィルタ23, 24で平滑化されると、再生されるアナログ音響信号のレベルを変化、すなわちボリューム調整を行うことができる。前記ローパスフィルタ31は、コイルL3およびコンデンサC3から構成されている。

【0020】

以上のような構成は、前述の従来のデジタルアンプ1と同様である。しかしな

がら、本発明のデジタルアンプ 21 で注目すべきは、下側ゲートドライブ回路 29 には、電源入力端 T1 に与えられる図示しない固定電圧電源からの直流電源電圧 V1 が直接入力されるのに対して、上側ゲートドライブ回路 28 には、前記電源電圧 V1 が前記電源電圧 V0 に加算された電圧が、駆動電圧変化手段である可変電圧電源 32 によって作成されて入力されることである。このため、可変電圧電源 32 は、前記可変電圧電源 30 と同様に、コイル L4 およびコンデンサ C4 から成るローパスフィルタ 33 を備えるとともに、コンデンサ C5 およびダイオード D を備えて構成される。

【0021】

コンデンサ C5 の一方の端子には、前記電源入力端 T0 に入力される VCC レベルと GND レベルとで切換わる PWM 信号が入力され、他方の端子には、前記電源入力端 T1 からの一定の電源電圧 V1 が、ダイオード D を介して入力される。このコンデンサ C5 の他方の端子からの出力が、前記ローパスフィルタ 33 で平滑化されて前記上側ゲートドライブ回路 28 に入力される。

【0022】

したがって、PWM 信号が GND レベルであるときには、コンデンサ C5 の一方の端子の電位も該 GND レベルとなり、他方の端子の電位は前記ダイオード D を介する電源電圧 V1 となって該コンデンサ C5 は充電される。これに対して、PWM 信号が VCC レベルとなると、コンデンサ C5 の一方の端子の電位も該 VCC レベルとなり、他方の端子の電位は $VCC + V1$ となって放電を開始する。そして、これらの電位 $V1 / VCC + V1$ をローパスフィルタ 33 で平滑化すると、 $V0 + V1$ となる。すなわち、電源電圧 V0 は、2つの電位 VCC / GND をローパスフィルタ 31 で平滑化した電位であり、デューティに応じて変化する。こうして、前記電源電圧 V0 の変化に連動して、常に一定の電圧 V1 を加算した駆動電圧を容易に作成することができる。

【0023】

さらに、上側ゲートドライブ回路 28 として、たとえば CMOS ゲート IC を使用することによって、電源電圧を可変すると、それに伴って出力電圧も追従して変化することになり、消費電力もそれに追従して変化する。

【0024】

上述のように構成されるデジタルアンプ21において、下側のNMOSFET Q2, Q4をオンさせるために必要となるゲート-ソース間電圧 V_{GS1} は、ソース電位がGND電位であるので、MOSFETの仕様書上規定されている電圧であり、たとえば2.5Vである。これに対して、上側のNMOSFET Q1, Q3をオンさせるために必要となるゲート-ソース間電圧 V_{GS2} には、ソース電位が前記電源電圧 V_0 であるので、 $V_0 + 2.5V$ となる。

【0025】

したがって、図2で示すように、電源電圧 V_0 が高いときには前記上側ゲートドライブ回路28による該NMOSFET Q1, Q3のゲート駆動電圧も高くし、電源電圧 V_0 が低くなると前記ゲート駆動電圧も低くし、こうしてオン時のゲート電圧を常にソース電圧よりも予め定める一定電圧 V_1 だけ高く保持することができる。これによって、NMOSFET Q1, Q3のスイッチング動作に影響を与えることなく、 $V_1 = 2.5V$ とすれば、前記上側ゲートドライブ回路28による該NMOSFET Q1, Q3のゲート駆動電圧を必要最小限の電圧とすることができ、小音量時における該上側ゲートドライブ回路28の消費電力（図2において斜線を施して示している部分の電圧の差から生じる消費電力の差分）を削減することができる。

【0026】

これに対して、従来のデジタルアンプ1では、図2で示すように、電源電圧 V_0 （= v_0 ）に拘わらず、常にNMOSFET Q1, Q3をオンさせることができる充分高い電圧 v_1 が該NMOSFET Q1, Q3のゲートに与えられることになり、一方、消費電流は電圧に比例するので、小音量時においても、大音量時と同じ消費電力が必要となる。

【0027】

なお、本発明のデジタルアンプ21は、アナログ信号が入力されて、そのアナログ信号を前記PDM信号やPWM信号などに変換した後に振幅増幅を行うような、アナログ/デジタル変換器を備える上述のような構成に限らず、前記デジタル信号が外部から直接入力されるものであってもよい。また、ローパスフィルタ

23, 24 などの出力デジタル信号を平滑化してアナログ信号に復元するデジタル／アナログ変換器が外部に設けられるものであってもよい。

【0028】

また、出力ドライブ回路25は、NMOSFETを4個備えるHブリッジの構成として、下側を接地した場合で説明したけども、上側を接地、下側を負電源の構成であってもよく、またNMOSFETが2個のハーフブリッジの構成であってもよい。

【0029】

【発明の効果】

本発明のデジタルアンプは、以上のように、出力振幅の変化のためにスイッチングの電源電圧を変化可能としたデジタルアンプにおいて、前記電源電圧の変化に合わせて、駆動電圧変化手段が、MOSFETのゲート電圧などのスイッチング素子の駆動電圧も合わせて変化し、たとえばNMOSFETの場合には、オン時のゲート電圧を常にソース電圧よりも予め定める電圧だけ高く保持する。

【0030】

それゆえ、スイッチング素子のスイッチング動作に影響を与えることなく、前記駆動電圧を必要最小限の電圧とすることができ、小出力振幅時における駆動回路の消費電力を削減することができる。

【0031】

また、本発明のデジタルアンプは、以上のように、直流電源が予め定める直流電圧をデューティ可変でスイッチングし、その出力をローパスフィルタで平滑化することによって前記スイッチング素子への可変電源電圧を作成し、前記駆動電圧変化手段を、前記直流電源によってスイッチングされた電圧が一方の端子に入力されるコンデンサと、前記コンデンサの他方の端子に予め定める定電圧を入力するダイオードと、前記コンデンサの他方の端子からの出力を平滑化するローパスフィルタとを備えて構成する。

【0032】

それゆえ、直流電源のスイッチング出力がローレベル、たとえばGNDレベルであるときには、コンデンサの一方の端子の電位も該GNDレベルとなり、コン

デンサの他方の端子の電位は前記ダイオードを介する定電圧 V_1 となって該コンデンサは充電され、これに対して直流電源のスイッチング出力がハイレベル、たとえば V_{CC} レベルとなると、コンデンサの一方の端子の電位も該 V_{CC} レベルとなり、コンデンサの他方の端子の電位は $V_{CC} + V_1$ となって放電を開始することになり、これらの電位 $V_1 / V_{CC} + V_1$ をローパスフィルタで平滑化すると、直流電源からの変化された電源電圧を V_0 とすると、 $V_0 + V_1$ となり、こうして、前記電源電圧 V_0 の変化に連動して、常に定電圧 V_1 を加算した駆動電圧を容易に作成することができる。

【図面の簡単な説明】

【図 1】

本発明の実施の一形態のデジタルアンプの電氣的構成を示すブロック図である。

【図 2】

従来例と本発明との電源電圧の関係を示すグラフである。

【図 3】

典型的な従来技術のデジタルアンプの電氣的構成を示すブロック図である。

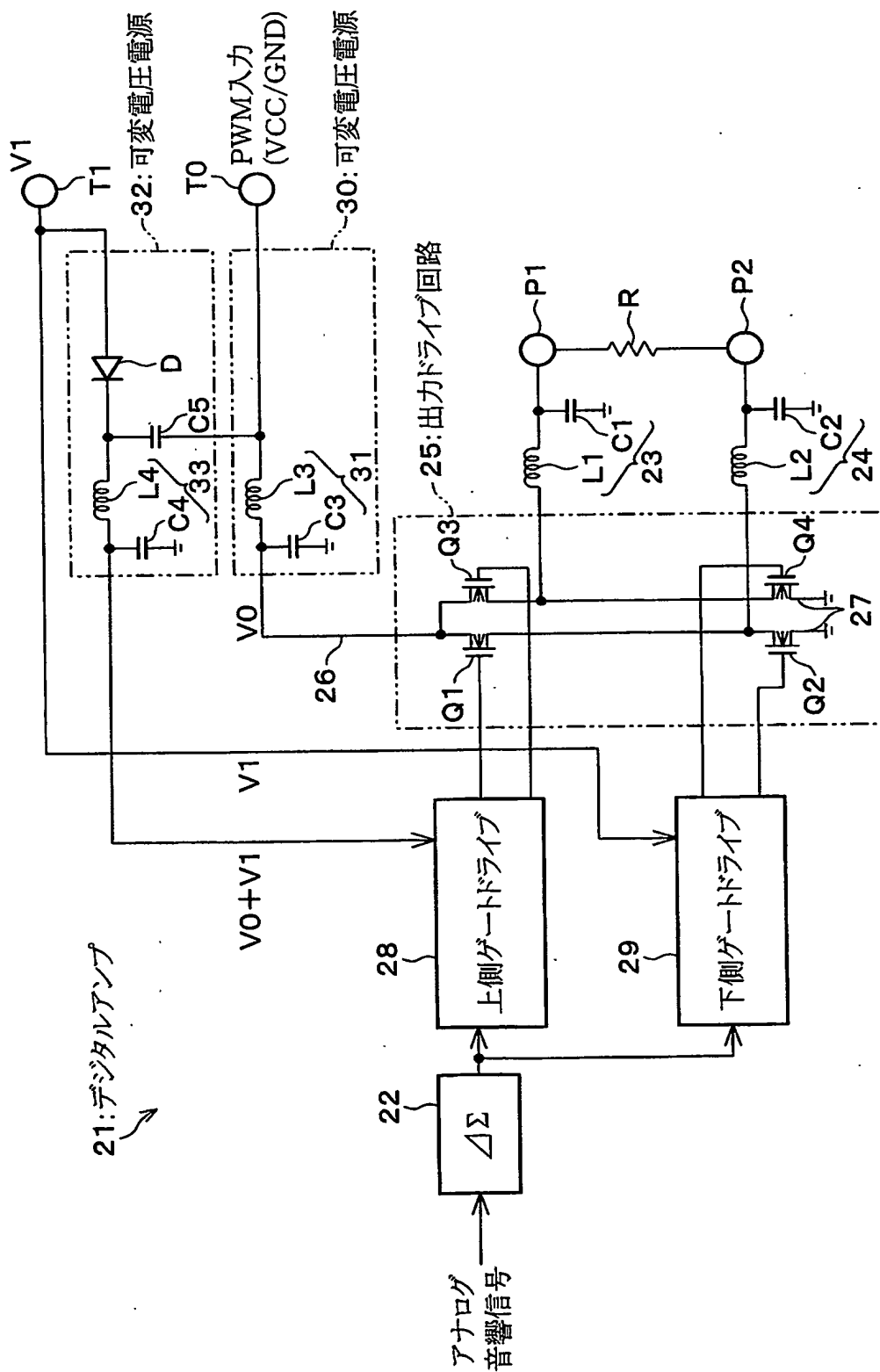
【符号の説明】

- 21 デジタルアンプ
- 22 $\Delta\Sigma$ ブロック
- 23, 24, 31, 33 ローパスフィルタ
- 25 出力ドライブ回路
- 28 上側ゲートドライブ回路（駆動回路）
- 29 下側ゲートドライブ回路（駆動回路）
- 30 可変電圧電源
- 32 可変電圧電源（駆動電圧変化手段）
- C1～C4 コンデンサ
- C5 コンデンサ
- D ダイオード
- L1～L4 コイル

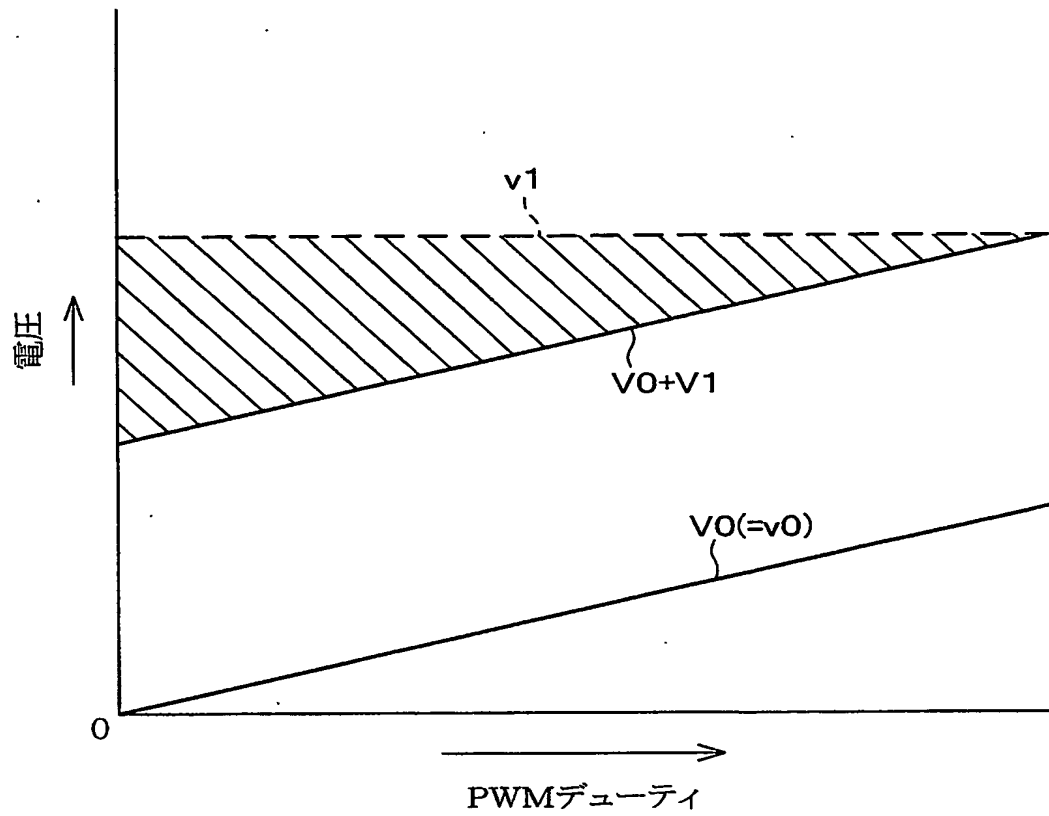
P 1, P 2 出力端
Q 1 ~ Q 4 NMOSFET
T 0, T 1 電源入力端

【書類名】 図面

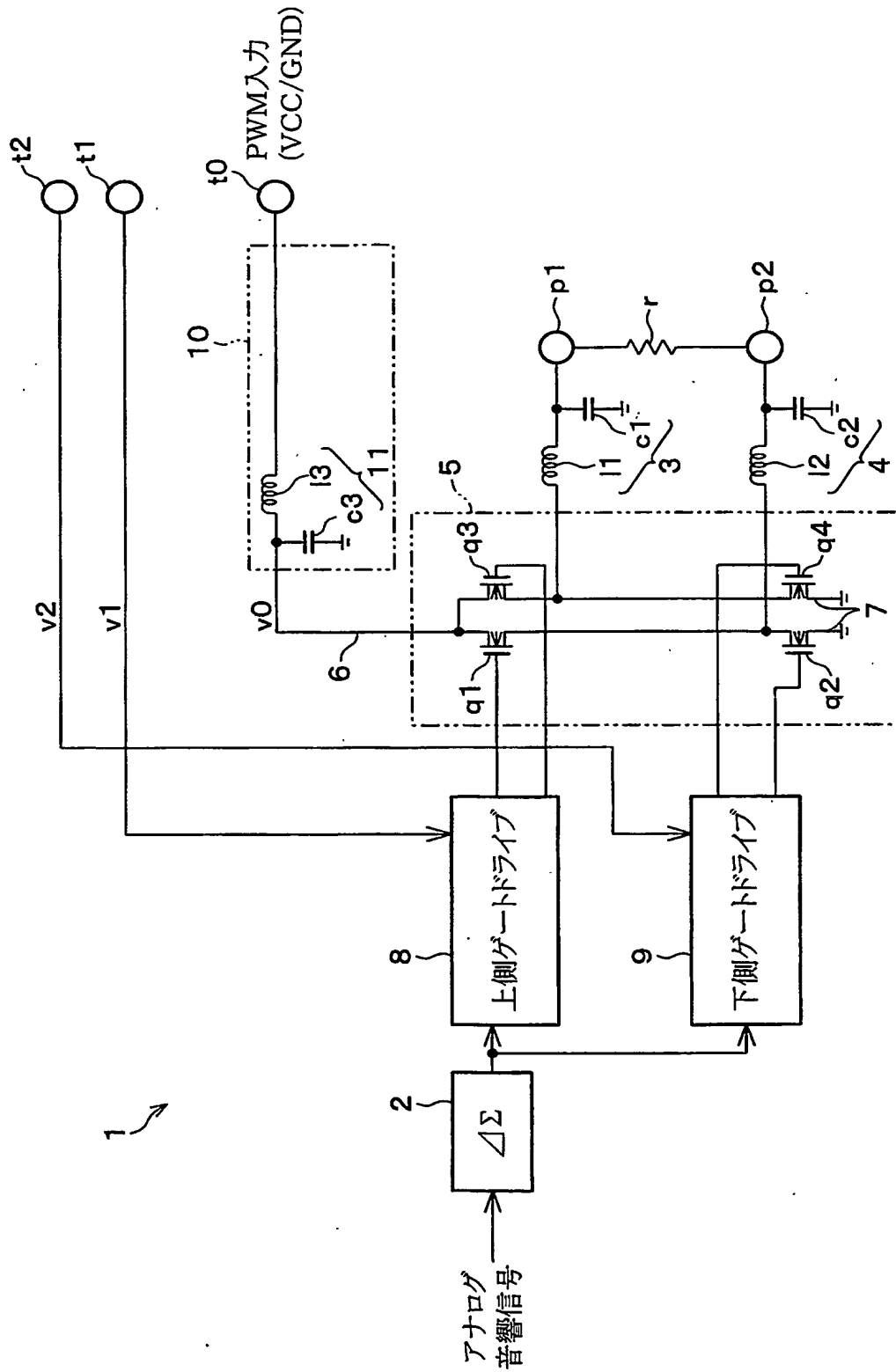
【図 1】



【図 2】



【図3】



【書類名】 要約書

【要約】

【課題】 ゲートドライブ回路 28, 29 が NMOSFET Q1 ~ Q4 を駆動し、可変電圧電源 30 からの電源電圧 V_0 をスイッチングさせることで振幅増幅を行うようにしたデジタルアンプ 21 において、小出力振幅時における消費電力を削減する。

【解決手段】 前記可変電圧電源 30 からの電源電圧 V_0 の変化に連動して、可変電圧電源 32 は、上側ゲートドライブ回路 28 による NMOSFET Q1, Q3 の駆動電圧を、一定電圧を V_1 とするとき、 $V_0 + V_1$ として、追従して変化させる。したがって、NMOSFET Q1, Q3 のスイッチング動作に影響を与えることなく、前記駆動電圧を必要最小限の電圧とすることができ、小出力振幅時における上側ゲートドライブ回路 28 の消費電力を削減することができる。

【選択図】 図 1

特願 2002-220208

出願人履歴情報

識別番号

[000005049]

1. 変更年月日

1990年 8月29日

[変更理由]

新規登録

住 所

大阪府大阪市阿倍野区長池町22番22号

氏 名

シャープ株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.